



Gastreferat

Dienstag, 26. September 2017
17.10 Uhr im Gebäude 4, Raum 4.006a

IC Entwicklung von RTL bis Layout

Referent:

Roger van Hoof
Dipl. Elektroingenieur ETH, u-blox, Thalwil

Das IC Design hat in den letzten Jahren kontinuierlich an Komplexität gewonnen. Dies hauptsächlich aufgrund der rasant voranschreitenden Miniaturisierung und der technischen Möglichkeit, immer mehr Funktionen in einen Chip packen zu können.

In der Präsentation wird der Hauptfokus auf die aktuellen Herausforderungen im Zusammenhang mit den immer komplexeren funktionalen Anforderungen (z. B. Low Power) und den physikalischen Rahmenbedingungen gelegt. Diese sollen an Beispielen von Mixed Signal und Digital Chips in 28nm und 40nm Technologien aufgezeigt und verständlich gemacht werden.

Referent

Roger van Hoof hat als Dipl. El. Ing. an der ETH abgeschlossen. Seit mehr als 20 Jahren arbeitet er im IC Design: Zuerst bei Philips Semiconductors, seit 2012 bei u-blox im Bereich IC Service Center, wo er für die Implementierung der Designs ins Layout zuständig ist.

